

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 09148322
PUBLICATION DATE : 06-06-97

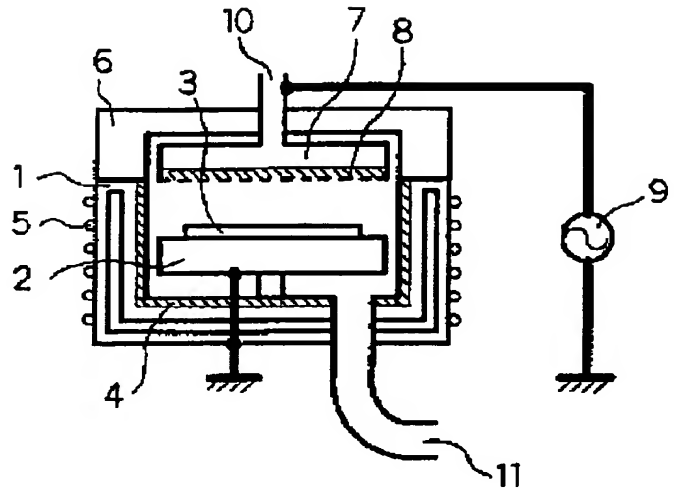
APPLICATION DATE : 22-11-95
APPLICATION NUMBER : 07304283

APPLICANT : SHARP CORP;

INVENTOR : IZAWA HIDEO;

INT.CL. : H01L 21/316 C23C 16/50 H01L 21/31
H01L 29/786 H01L 21/336

TITLE : METHOD FOR FORMING SILICON
OXIDE FILM AND PLASMA CVD FILM
FORMING APPARATUS



ABSTRACT : PROBLEM TO BE SOLVED: To reduce time and man power for cleaning the interior of film forming chamber by permitting generation of only small amount of particles.

SOLUTION: A substrate 3 on which a film is to be formed is placed on a substrate holder 2 in a film forming chamber 1. A heater incorporated in the substrate holder 2 controls the heat increase. The surface temperature of an electrode 7 for high-frequency electrical power application is controlled by a heater 8 for high-frequency electrical power application and the surface temperature of the inner wall of the film forming chamber 1 is controlled by a heater 4 for the inner wall of the film forming chamber. Air is exhausted from the film forming chamber 1 through a pipe 11 and the film forming chamber 1 is provided with a mixture of organic silane gas and oxidizing gas. The mixture of gases are introduced into the film forming chamber 1 through a shower plate mounted to the electrode 7. After controlling the exhaust speed from the tube 11 and stabilizing the temperature of the substrate 3 and the pressure in the film forming chamber 1, a high-frequency electrical power is applied to the electrode 7 from the high-frequency power supply 9 to cause a plasma discharge and to form a silicon oxide film on the substrate 3.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-148322

(43) 公開日 平成9年(1997)6月6日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/316		H 0 1 L 21/316	X
C 2 3 C	16/50		C 2 3 C 16/50	
H 0 1 L	21/31		H 0 1 L 21/31	C
	29/786		29/78	6 1 7 V
	21/336			

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号 特願平7-304283

(22) 出願日 平成7年(1995)11月22日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 井澤 秀雄

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

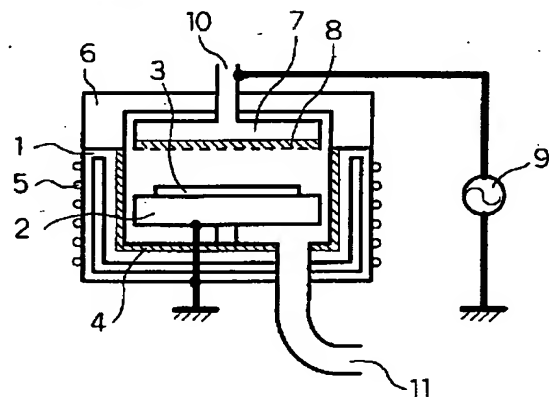
(74) 代理人 弁理士 梅田 勝

(54) 【発明の名称】 シリコン酸化膜の成膜方法及びプラズマCVD成膜装置

(57) 【要約】

【課題】 本発明は、パーティクルの発生を極めて少なくし、成膜チャンバー内部のクリーニングに要する時間及び労力を低減する。

【解決手段】 成膜チャンバー1内の基板ホルダー2に被成膜基板3を載置し、基板ホルダー2に内蔵された加熱ヒーターにより昇温制御する。そして、高周波電力印加用電極7の表面温度を高周波電力印加用電極加熱ヒーター8により、成膜チャンバー1の内壁表面温度を成膜チャンバー内壁加熱ヒーター4により、それぞれ昇温制御する。成膜チャンバー1内を排気管11から排気し、ガス導入管10より、有機シランガスと酸化性ガスを混合して供給する。供給された混合ガスは、高周波電力印加用電極7に付けられたシャワープレートより、成膜チャンバー1内に導入される。排気管11からの排気速度を制御し、被成膜基板3の温度、成膜チャンバー1内の圧力が安定した後、高周波電源9より、高周波電力を高周波電力印加用電極7に印加し、成膜チャンバー1内にプラズマ放電を起こさせ、被成膜基板3上にシリコン酸化膜を成膜する。



【特許請求の範囲】

【請求項１】 少なくとも被成膜基板を収容する成膜チャンパーと高周波電力印加用電極とを備えたプラズマＣＶＤ成膜装置により、有機シランガス及び酸化性ガスを用いてシリコン酸化膜を成膜するシリコン酸化膜の成膜方法において、シリコン酸化膜を成膜する際に、前記成膜チャンパー内壁及び前記高周波電力印加用電極の少なくとも一方が、加熱されていることを特徴とするシリコン酸化膜の成膜方法。

【請求項２】 前記成膜チャンパー内壁及び前記高周波電力印加用電極の少なくとも一方の表面温度が、前記被成膜基板の表面温度よりも高くなるように加熱されていることを特徴とする請求項１記載のシリコン酸化膜の成膜方法。

【請求項３】 少なくとも被成膜基板を収容する成膜チャンパーと高周波電力印加用電極とを備えたプラズマＣＶＤ成膜装置において、前記成膜チャンパーの内壁表面を加熱する手段と、前記高周波電力印加用電極表面を加熱する手段とのうち、少なくとも一方を備えていることを特徴とするプラズマＣＶＤ成膜装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、シリコン酸化膜の成膜方法及びプラズマＣＶＤ成膜装置に関するものであり、特に薄膜トランジスタ、液晶表示素子用アクティブマトリクス基板等のシリコン酸化膜の成膜方法及びプラズマＣＶＤ成膜装置に関するものである。

【０００２】

【従来の技術】半導体素子等の絶縁膜を成膜する場合、４００℃以下の温度で被覆性の良いシリコン酸化膜を成膜するときには、有機シランガスと酸化性ガスを用いて、プラズマＣＶＤ成膜装置にて成膜する方法が一般的に知られている。

【０００３】プラズマＣＶＤ成膜装置を図２を用いて説明する。成膜チャンパー２１内には、加熱ヒーターを内蔵した基板ホルダー２２が設けられ、基板ホルダー２２上には被成膜基板２３が載置されている。成膜チャンパー２１の外側には、水冷用水管２５が設けられており、冷却できるようになっている。成膜チャンパー２１には上蓋２６が設けられ、上蓋２６にはガス供給シャワープレートが付いた高周波電力印加用電極２７が設けられている。

【０００４】基板ホルダー２２、成膜チャンパー２１及び上蓋２６はアースされ、高周波電力印加用電極２７には、高周波電源２９が接続されている。ガス導입管３０には有機シランガス及び酸化性ガスの供給装置（図示せず）が繋がっており、有機シランガス及び酸化性ガスが混合されて供給される。成膜チャンパー２１の下側には、排気装置（図示せず）に繋がった排気管３１が設けられている。

【０００５】

【発明が解決しようとする課題】前述したような、原料ガスとして、有機シランガスと酸化性ガスとを用いるプラズマＣＶＤ成膜装置によるシリコン酸化膜の成膜を続けて行くと、被成膜基板以外の箇所、例えば、成膜チャンパーの内壁、高周波電力印加用電極表面部分等にも、大量に有機シランガスの分解中間生成物である酸化シリコンの前駆体が堆積してしまう。この酸化シリコンの前駆体が剥離し、またはプラズマによって削られ、パーティクル及びフレーク（以下、パーティクル及びフレークを総称してパーティクルと表記する）となって飛散する。このパーティクルは、粒径５μm以上の大型のものが多く、被成膜基板に付着した場合には、微細加工の形状を変形させ、素子の特性を劣化させるとともに、製品の良品率を低下させる原因となっている。

【０００６】このパーティクルへの対策としては、パーティクルの発生を防止する有効な方法が無かったため、頻繁に成膜チャンパー内部のクリーニングを行うことによって、パーティクルが被成膜基板に付着しないようにしている。

【０００７】しかし、成膜チャンパー内壁のように、室温乃至１００℃程度の比較的低温部分に堆積する有機シランガスの分解中間生成物である酸化シリコンの前駆体は、重合等によりポリマー化している。さらに、酸化シリコンの前駆体の堆積量が多いため、通常の上四酸化炭素（ＣＦ_４）、三氟化窒素（ＮＦ_３）等のクリーニングガスを用いて、エッチングによるクリーニングを行っても、累積成膜時間の２～３倍の長時間を要するだけでなく、酸化シリコンの前駆体を完全に除去することができず、残渣が残ることが多い。そして、この残渣を人手によって、布等で拭き取る等して除去する必要がある。

【０００８】このように、パーティクルの発生を減少させることは困難であり、成膜チャンパー内部のクリーニングには、多大な時間及び労力が必要である。

【０００９】本発明は、前述した従来の問題点に鑑み込まれたものであって、パーティクルの発生を極めて少なくし、成膜チャンパー内部のクリーニングに要する時間及び労力を低減することを目的としている。

【００１０】

【課題を解決するための手段】前述した目的を達成するために、本発明の請求項１記載のシリコン酸化膜の成膜方法は、少なくとも被成膜基板を収容する成膜チャンパーと高周波電力印加用電極とを備えたプラズマＣＶＤ成膜装置により、有機シランガス及び酸化性ガスを用いてシリコン酸化膜を成膜するシリコン酸化膜の成膜方法であって、シリコン酸化膜を成膜する際に、該成膜チャンパー内壁及び該高周波電力印加用電極の少なくとも一方が、加熱されていることを特徴としている。

【００１１】請求項２記載のシリコン酸化膜の成膜方法は、前記成膜チャンパー内壁及び前記高周波電力印加用

電極の少なくとも一方の表面温度が、前記被成膜基板の表面温度よりも高くなるように加熱されていることを特徴としている。

【0012】請求項3記載のプラズマCVD成膜装置は、少なくとも被成膜基板を収容する成膜チャンバーと高周波電力印加用電極とを備えたプラズマCVD成膜装置であって、該成膜チャンバーの内壁表面を加熱する手段と、該高周波電力印加用電極表面を加熱する手段とのうち、少なくとも一方を備えていることを特徴としている。

【0013】本発明によれば、成膜チャンバー内壁及び高周波電力印加用電極の少なくとも一方を加熱しながらシリコン酸化膜の成膜を行うことにより、成膜チャンバー内壁及び高周波電力印加用電極への有機シランガスの分解中間生成物である酸化シリコンの前駆体の堆積量を減少させることができる。

【0014】これは、シリコン酸化膜の成膜速度が、有機シランガスの分解中間生成物である酸化シリコンの前駆体の被成膜体への吸着反応に支配されているため、被成膜体の表面温度が高くなれば成膜速度が遅くなり、被成膜体の表面温度が低くなれば成膜速度が速くなるからである。

【0015】さらに、成膜チャンバー内壁及び高周波電力印加用電極を、被成膜基板の温度よりも高くなるように加熱することにより、望ましくは、被成膜基板の温度よりも20℃乃至100℃高くなるように加熱することにより、成膜チャンバー内壁及び高周波電力印加用電極への有機シランガスの分解中間生成物である酸化シリコンの前駆体の堆積量をより一層減少させることができる。

【0016】また、加熱されることによって、成膜チャンバー内壁及び高周波電力印加用電極の表面温度が上昇していることにより、成膜チャンバー内壁及び高周波電力印加用電極へ堆積した酸化シリコンの前駆体は、OH基、CO基等の脱離反応が進行し、ほぼシリコン酸化膜となるため、四弗化炭素及び三弗化窒素等の一般的なクリーニングガスをを用いたエッチングで容易に除去することが可能となり、残渣もほとんど残ることがなくなる。

【0017】これらのことから、パーティクルの発生量を大幅に減少させることができるとともに、成膜チャンバー内部のクリーニングに要する時間及び労力を大幅に低減させることができる。

【0018】また、本発明のプラズマCVD成膜装置によれば、成膜チャンバー内壁及び高周波電力印加用電極表面を加熱する手段を備えているため、シリコン酸化膜を成膜する際に、該手段により、成膜チャンバー内壁及び高周波電力印加用電極表面を加熱し、パーティクルの発生量を大幅に減少させることができるとともに、成膜チャンバー内部のクリーニングに要する時間及び労力を大幅に低減させることができる。

【0019】

【発明の実施の形態】以下に、本発明の実施の形態について説明する。図1は、本発明の実施の形態に係わるプラズマCVD成膜装置の構成を示す模式図である。

【0020】成膜チャンバー1内には、加熱ヒーターを内蔵した基板ホルダー2が設けられ、基板ホルダー2上には被成膜基板3が載置されている。成膜チャンバー1の壁は二重構造になっており、内側には成膜チャンバー内壁加熱ヒーター4が内蔵され、成膜チャンバー1の内壁表面温度を昇温制御できるようになっている。成膜チャンバー1の外側には、水冷用水管5が設けられており、冷却できるようになっている。

【0021】成膜チャンバー1には上蓋6が設けられ、上蓋6にはガス供給シャワープレートが付いた高周波電力印加用電極7が設けられている。高周波電力印加用電極7には、高周波電力印加用電極加熱ヒーター8が内蔵されており、高周波電力印加用電極7の表面温度を昇温制御できるようになっている。

【0022】基板ホルダー2、成膜チャンバー1及び上蓋6はアースされ、高周波電力印加用電極7には、高周波電源9が接続されている。ガス導入管10には有機シランガス及び酸化性ガスの供給装置（図示せず）が繋がっており、有機シランガス及び酸化性ガスが混合されて供給される。成膜チャンバー1の下側には、排気装置（図示せず）に繋がった排気管11が設けられている。

【0023】（実施の形態1）まず、成膜チャンバー1内の基板ホルダー2に被成膜基板3を載置し、基板ホルダー2に内蔵された加熱ヒーターにより、315℃に昇温制御した。そして、高周波電力印加用電極7の表面温度を高周波電力印加用電極加熱ヒーター8により、成膜チャンバー1の内壁表面温度を成膜チャンバー内壁加熱ヒーター4により、それぞれ350℃になるように昇温制御した。

【0024】次に、成膜チャンバー1内を排気管11から排気し、1mPa以下の圧力になるまで排気を行った。その後、ガス導入管10より、有機シランガスとしてのテトラエチルオルソシリケート10cc/min、酸化性ガスとしての酸素200cc/minを混合して供給した。供給された混合ガスは、高周波電力印加用電極7に付けられたシャワープレートより、成膜チャンバー1内に導入された。そして、排気管11からの排気速度を制御し、成膜チャンバー1内の圧力を130Paにした。

【0025】被成膜基板3の温度、成膜チャンバー1内の圧力が安定した後、高周波電源9より、13.56MHz、150W（0.33W/cm²）の高周波電力を高周波電力印加用電極7に印加し、成膜チャンバー1内にプラズマ放電を起こさせた。この状態を8分間保持することにより、被成膜基板3上に膜厚0.4μmのシリコン酸化膜を成膜した。

【0026】この方法で10回続けて成膜し、10回目に成膜を行った被成膜基板3上に付着した5 μ m以上の大きさのパーティクル数を測定したところ、0.1個/ cm^2 以下であった。

【0027】（実施の形態2）高周波電力印加用電極7の表面温度を、高周波電力印加用電極加熱ヒーター8により昇温制御しなかったこと以外は、実施の形態1と同様に行い、被成膜基板3上に膜厚0.4 μ mのシリコン酸化膜を成膜した。

【0028】この方法で10回続けて成膜し、10回目に成膜を行った被成膜基板3上に付着した5 μ m以上の大きさのパーティクル数を測定したところ、0.3個/ cm^2 であった。

【0029】（実施の形態3）成膜チャンバー1の内壁表面温度を、成膜チャンバー内壁加熱ヒーター4により昇温制御しなかったこと以外は、実施の形態1と同様に行い、被成膜基板3上に膜厚0.4 μ mのシリコン酸化膜を成膜した。

【0030】この方法で10回続けて成膜し、10回目に成膜を行った被成膜基板3上に付着した5 μ m以上の大きさのパーティクル数を測定したところ、0.4個/ cm^2 であった。

【0031】（比較例）高周波電力印加用電極7の表面温度を高周波電力印加用電極加熱ヒーター8により、成膜チャンバー1の内壁表面温度を成膜チャンバー内壁加熱ヒーター4により、ともに昇温制御しなかったこと以外は、実施の形態1と同様に行い、被成膜基板3上に膜厚0.4 μ mのシリコン酸化膜を成膜した。

【0032】この方法で10回続けて成膜し、10回目に成膜を行った被成膜基板3上に付着した5 μ m以上の大きさのパーティクル数を測定したところ、0.8個/ cm^2 であった。

【0033】実施の形態1乃至実施の形態3及び比較例について、パーティクルの付着量を表1に示した。

【0034】

【表1】

	5 μ m以上の大きさのパーティクル（個/ cm^2 ）
実施の形態1	0.1以下
実施の形態2	0.3
実施の形態3	0.4
比較例	0.8

【0035】本発明により、被成膜基板3上へのパーティクルの付着量を大幅に減少させることができた。また、成膜チャンバー1の内壁及び高周波印加用電極7の表面への、有機シランガスの分解中間生成物である酸化シリコンの前駆体の堆積量を少なくできた。さらに、この堆積した酸化シリコンの前駆体は、OH基、CO基等の脱離反応が進行し、ほぼ二酸化シリコンとなっていることから、四弗化炭素及び三弗化窒素等の一般的なクリーニングガスによるエッチングにより、累積成膜時間の1～1.5倍程度の短時間に完全に除去できるようになった。

【0036】本発明における成膜チャンバー1及び高周波印加用電極7の加熱手段としては、本実施の形態で示

した構成に限定されるものではない。

【0037】本発明のシリコン酸化膜の成膜方法において使用する有機シランガスとしては、分子中にシリコンを有する有機性物質であって、プラズマCVD成膜装置によって被成膜基板3上にシリコン酸化膜を成膜する際に用いられるものであれば、特に限定されるものではなく、望ましくは、テトラエチルオルソシリケート、ジエチルシラン、トリエトキシシラン、テトラエチルシクロテトラシロキサン、テトラメチルシクロテトラシロキサンを用いることが好ましい。また、これらの有機シランガスを2種以上混合して用いても構わない。

【0038】本発明のシリコン酸化膜の成膜方法において使用する酸化性ガスとしては、特に限定されるもので

はなく、酸素、オゾン含有酸素、亜酸化窒素、二酸化窒素等を用いることができ、これらの酸化性ガスの混合ガスを用いても構わない。

【0039】

【発明の効果】以上の説明のように、本発明によれば、成膜チャンバー内壁及び高周波電力印加用電極の少なくとも一方を加熱しながらシリコン酸化膜の成膜を行うことにより、パーティクルの発生量を大幅に減少させることができ、良品率を向上させることができる。

【0040】さらに、成膜チャンバー内壁及び高周波電力印加用電極を、被成膜基板の温度よりも高くなるように加熱することにより、望ましくは、被成膜基板の温度よりも20℃乃至100℃高くなるように加熱することにより、パーティクルの発生量をより一層減少させることができ、良品率をより一層向上させることができる。

【0041】また、成膜チャンバー内壁及び高周波電力印加用電極へ堆積した酸化シリコンの前駆体は、ほぼシリコン酸化膜となるため、四弗化炭素及び三弗化窒素等の一般的なクリーニングガスを用いたエッチングで容易に除去することが可能となり、残渣もほとんど残ることがなくなる。このことから、成膜チャンバー内部のクリーニングに要する時間及び労力を大幅に低減させることができ、製造工程のスループットを向上させることができる。

【0042】また、成膜チャンバー内壁及び高周波電力印加用電極へ堆積する酸化シリコンの前駆体の量が減少することから、有機シランガスの利用効率が向上し、コ

ストダウンも可能となる。

【図面の簡単な説明】

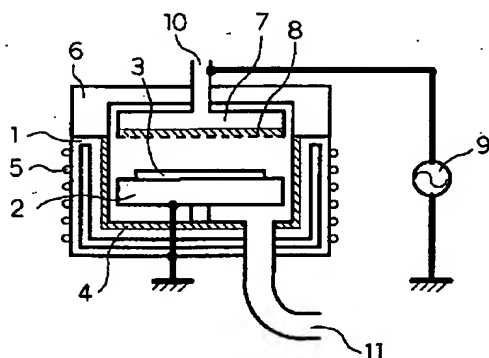
【図1】本発明の実施の形態に係わるプラズマCVD成膜装置の説明図である。

【図2】従来のプラズマCVD成膜装置の説明図である。

【符号の説明】

- | | |
|----|------------------|
| 1 | 成膜チャンバー |
| 2 | 基板ホルダー |
| 3 | 被成膜基板 |
| 4 | 成膜チャンバー内壁加熱ヒーター |
| 5 | 水冷用水管 |
| 6 | 上蓋 |
| 7 | 高周波電力印加用電極 |
| 8 | 高周波電力印加用電極加熱ヒーター |
| 9 | 高周波電源 |
| 10 | ガス導入管 |
| 11 | 排気管 |
| 21 | 成膜チャンバー |
| 22 | 基板ホルダー |
| 23 | 被成膜基板 |
| 25 | 水冷用水管 |
| 26 | 上蓋 |
| 27 | 高周波電力印加用電極 |
| 29 | 高周波電源 |
| 30 | ガス導入管 |
| 31 | 排気管 |

【図1】



【図2】

